

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-308560

(43)Date of publication of application : 17.11.1998

(51)Int.Cl.

H01S 3/18

H01L 33/00

(21)Application number : 09-118025

(71)Applicant : TOSHIBA CORP

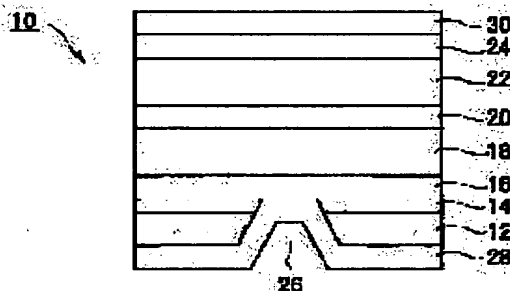
(22)Date of filing : 08.05.1997

(72)Inventor : NITTA KOICHI

(54) SEMICONDUCTOR LIGHT EMITTING ELEMENT AND LIGHT EMITTING DEVICE**(57)Abstract:**

PROBLEM TO BE SOLVED: To realize high density integration and high rate driving by forming an n side electrode and a p side electrode on the opposite sides of a light emitting element thereby reducing the chip size and simplifying the fabrication and assembling processes.

SOLUTION: An opening 26 is made through a part of a sapphire substrate 12 and a buffer layer 14. An n side electrode 28 is deposited on the rear of the substrate 12 while touching an n-type contact layer 16 at the part of the opening 26. On the other hand, a p side electrode 30 is deposited on a p-type contact layer 24. Since the n side electrode 28 and the p side electrode 30 are formed on the opposite sides of a light emitting element 10, chip size can be reduced. Consequently, fabrication cost of the chip can be reduced while realizing high integration and high rate driving.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-308560

(43)公開日 平成10年(1998)11月17日

(51)IntCl.⁵

H 0 1 S 3/18

H 0 1 L 33/00

識別記号

F I

H 0 1 S 3/18

H 0 1 L 33/00

C

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21)出願番号 特願平9-118025

(22)出願日 平成9年(1997)5月8日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 新 田 康 一

神奈川県川崎市幸区堀川町72番地 株式会
社東芝川崎事業所内

(74)代理人 弁理士 佐藤 一雄 (外3名)

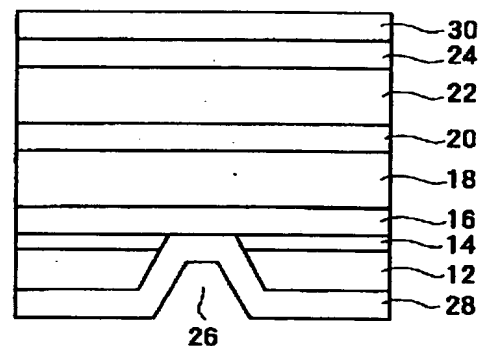
(54)【発明の名称】 半導体発光素子および発光装置

(57)【要約】

【課題】 製造工程と組立工程がいずれも簡易であり、チップ・サイズの縮小が容易で、高密度集積化ならびに高速駆動が可能である半導体発光素子を提供することを目的とする。

【解決手段】 サファイアなどの絶縁性の基板上に窒化物系半導体の積層構造体を堆積した構造を有する半導体発光素子において、基板の一部に窒化物系半導体層まで達する開口を設け、その開口を介して一端の電極を形成することによって、p側電極とn側電極とをそれぞれ発光素子の反対面側に形成する。さらに、基板側にp側電極が配置されるように形成することによって、電流をの拡散を抑制して容易に閉じこめることができ、高性能かつ集積化の容易な半導体レーザを簡易な工程で製造することができる。

10



【特許請求の範囲】

【請求項1】絶縁性の基板と、前記基板の第1の主面上に堆積された少なくとも1層の第1導電型の窒化物系半導体の層と、発光を生ずる活性層としての窒化物系半導体の層と、前記活性層としての窒化物系半導体の層の上に堆積された少なくとも1層の第2導電型の窒化物系半導体の層と、を有し、

前記基板の一部に設けられた開口であって、前記基板を貫通して前記少なくとも1層の第1導電型の窒化物系半導体の層のいずれかに到達する開口と、

前記基板の第2の主面上に堆積された導電性の材料により構成され、前記開口の底部において、前記少なくとも1層の第1導電型の窒化物系半導体の層のいずれかに接続されている第1の電極層と、

前記第2導電型の窒化物系半導体の層の上に形成され、前記少なくとも1層の第2導電型の窒化物系半導体の層のいずれかに接続されている第2の電極層と、を備えたことを特徴とする半導体発光素子。

【請求項2】前記第1の電極層は、その層厚が薄く構成されていることにより、前記活性層としての窒化物系半導体の層で生ずる前記発光を透過させて前記開口の前記底部から取り出せるようにされていることを特徴とする請求項1記載の半導体発光素子。

【請求項3】前記開口は、熱伝導性の高い材料により充填されていることにより、前記活性層としての窒化物系半導体の層の近傍で生ずる熱を外部に放出させて発光素子の温度の上昇を抑制するようにされていることを特徴とする請求項1記載の半導体発光素子。

【請求項4】前記第1導電型はp型とされ、前記第2導電型はn型とされることにより、前記開口の前記底部において前記第1の電極層から供給された電流が前記窒化物系半導体の層の面内方向に拡がることを抑制されるように構成されていることを特徴とする請求項1～3のいずれか1つに記載の半導体発光素子。

【請求項5】前記開口は、ストライプ状に形成され、前記電流をストライプ状に制限して前記活性層としての窒化物系半導体の層に供給することによりレーザ発振を生ずる利得ガイド型の構成を有することを特徴する請求項4記載の半導体発光素子。

【請求項6】第1の端子と、第2の端子と、前記第1の端子に接続されている配線パターンを有する実装部材と、前記実装部材の前記配線パターン上に、前記第2の電極層が接合されることによって実装されている請求項2記載の半導体発光素子と、前記半導体発光素子の前記第1の電極層と前記第2の端子とを接続している配線と、を備えたことを特徴とする発光装置。

【請求項7】第1の端子と、第2の端子と、

前記第1の端子に接続されている配線パターンを有する実装部材と、

前記実装部材の前記配線パターン上に、前記第1の電極層が接合されることによって実装されている請求項3記載の半導体発光素子と、

前記半導体発光素子の前記第2の電極層と前記第2の端子とを接続している配線と、を備えたことを特徴とする発光装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体発光素子および発光装置に関する。より詳しくは、本発明は、窒化物系半導体を用いた発光素子において、p側電極とn側電極とをそれぞれ素子の反対面上に配置することにより、チップ・サイズの小型化と高集積化とを可能とし、さらに製造及び組立工程を簡略化できる半導体発光素子および発光装置に関する。

【0002】

【従来の技術】窒化物系のIII-V族化合物半導体である $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x, y \leq 1, x+y \leq 1$)系半導体は、直接遷移型の半導体であり、組成 x 及び y を制御することによってバンドギャップが1.89～6.2eVまで変化するために、LEDや半導体レーザの材料として有望視されている。特に、青色の波長領域で高輝度に発光させることができれば、各種光ディスクの記録容量を倍増させ、表示装置のフルカラー化を可能にすることができる。そこで、 $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ 系半導体を用いた青色発光素子は、特性の安定化と信頼性の向上に向けて急速に開発が進められている。なお、本明細書において「 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ 」という時は、組成比 x 及び y を零から1の範囲で変化させたすべての組成を含みうるものとする。例えば、 GaN ($x=0, y=0$)も「 $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ 」に含まれるものとする。

【0003】このような窒化物系半導体を用いた従来の青色発光素子の構造を開示した参考文献としては、特開平5-63236号公報を挙げることができる。

【0004】図7は、このような従来の青色発光素子の構造を表す概略断面図である。発光素子100は、サファイア基板112上に積層されたpn接合を含む半導体の多層構造を有する。サファイア基板112上には、バッファ層114、n型コンタクト層116、n型クラッド層118、活性層120、p型クラッド層122およびp型コンタクト層124がこの順序で形成されている。

【0005】バッファ層114の材料は、例えばn型の $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ とすることができる。n型コンタクト層116は、n側電極134とのオーミック接触

を確保するように高いキャリア濃度を有するn型の半導体層であり、その材料は、例えば、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ とすることができる。n型クラッド層118およびp型クラッド層122は、それぞれ活性層120に光を閉じこめる役割を有し、活性層よりも低い屈折率を有することが必要とされる。その材料は、例えば、活性層120よりもバッドギャップの大きい $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ とすることができる。活性層120は、発光素子に電流として注入された電荷が再結合することにより発光を生ずる半導体層である。その材料としては、例えば、アンドープの $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ を用いることができる。p型コンタクト層124は、p側電極とのオーミック接触を確保するように高いキャリア濃度を有するp型の半導体層であり、その材料は、例えば、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ とすることができる。

【0006】p型コンタクト層124の上には、p側電極層126が堆積されている。また、n型コンタクト層118の上には、n側電極層134が堆積されている。

【0007】p型コンタクト層124の上の一部分には、電流阻止層130が形成されている。電流阻止層130の上にはAu電極132が堆積され、その一部分は第2の電極126と接触している。Au電極132は、ボンディング・パッドとしての役割を有し、駆動電流を素子に供給するためのワイアがボンディングされる。

【0008】電流阻止層130は、Au電極132の下部で発光が生ずるのを抑制する役割を有する。

【0009】すなわち、図7に示した発光素子では、活性層で生じた発光を電極層126を透過して上方に取り出すようにされている。しかし、ボンディング・パッド部132では電極の厚さが厚いために光を透過させることができない。従って、電極32の下で生ずる発光は、外部に取り出すことができず無駄となる。そこで、電流阻止層130を設けることにより、電極132の下に駆動電流が注入されないようにして、光の取り出し効率を向上させるようにしている。

【0010】このような電流阻止層は、半導体レーザの場合には特に重要である。すなわち、半導体レーザにおいては、レーザ発振を起こさせるために電流を高密度に注入する必要がある。そして、電流阻止層によって電流を集中させる構造が採用されることが多い。

【0011】また、n側電極層134の上にもボンディング・パッド132が積層されている。ボンディング・パッド132は、Auを厚く堆積することにより形成することができる。さらに、ボンディング・パッド132以外の表面部分は、酸化シリコン層145により覆われている。

【0012】このような構造の発光素子100に電流を注入すると、活性層120でZnを発光中心とした青色領域の波長を有する発光が得られる。

【0013】

【発明が解決しようとする課題】しかし、前述したような従来の青色発光素子では、p側電極126とn側電極134とをいずれも素子の上面側に配置するために、チップのサイズを小さくすることが困難であった。そして、チップ・サイズを小さくできないために、チップのコストの低減や高密度集積化が困難であるという問題があった。

【0014】また、従来の発光素子100は、基板112の下面を、ステムや実装基板の実装面に接着することによって実装される。しかし、基板112はサファイアなどの絶縁性の材料からなるために、熱伝導性が必ずしも良好でなく、活性層120で発生した熱が、ステムや実装基板に放出されにくかった。その結果として、発光素子の温度が上昇しやすく、発光特性の悪化や、長期的信頼性に乏しい問題があった。さらに、従来の発光素子では、電極126、134のそれぞれにワイア・ボンディングをする工程が必要であり、組立工程が煩雑であった。また、これらのボンディングを行うために、発光素子100の周辺にそれぞれボンディング・パッドを配置することが必要とされる。したがって、高密度の集積化実装が困難であるという問題もあった。

【0015】また、従来の発光素子ではp側電極とn側電極のいずれも、ワイアにより配線するために、ワイアの寄生抵抗、寄生容量およびインダクタンスに起因して、電気的特性が制限される。従って、発光特性の立ち上がり・たち下がり時間の低減や、高速変調動作が困難であるという問題もあった。

【0016】さらに、ワイアを用いることにより、配線の機械的な強度が制限され、機械的振動や衝撃などに対する耐久性も低下しやすく、信頼性の確保が容易でなかった。

【0017】また、前述したように、電流阻止層130を選択的に形成する工程が必要とされる。特に半導体レーザの場合には、このような電流阻止層130は、電流を高密度に閉じこめるためにきわめて重要な役割を果たす。しかし、このような電流阻止層130を形成するために、製造工程が煩雑となり、製造歩留まりも低下しやすいという問題があった。

【0018】このように、従来の青色発光素子では、製造工程や組立工程が煩雑であり、さらに、コストも低減が困難であり、また、高密度集積化が困難であった。発光素子の高密度集積化が困難であると、例えば、赤・緑・青の3色の発光素子を集積化した、フルカラーの表示装置の表示密度を上げることができないという問題が生ずる。

【0019】本発明は、かかる点に鑑みてなされたものである。すなわち、本発明は、製造工程と組立工程がいずれも簡易であり、チップ・サイズの縮小が容易で、高密度集積化ならびに高速駆動が可能である半導体光素子を提供することを目的とするものである。

【0020】

【課題を解決するための手段】すなわち、本発明による第1の半導体発光素子は、絶縁性の基板と、前記基板の第1の主面上に堆積された少なくとも1層の第1導電型の窒化物系半導体の層と、発光を生ずる活性層としての窒化物系半導体の層と、前記活性層としての窒化物系半導体の層の上に堆積された少なくとも1層の第2導電型の窒化物系半導体の層と、を有し、前記基板の一部に設けられた開口であって、前記基板を貫通して前記少なくとも1層の第1導電型の窒化物系半導体の層のいずれかに到達する開口と、前記基板の第2の主面上に堆積された導電性の材料により構成され、前記開口の底部において、前記少なくとも1層の第1導電型の窒化物系半導体の層のいずれかに接続されている第1の電極層と、前記第2導電型の窒化物系半導体の層の上に形成され、前記少なくとも1層の第2導電型の窒化物系半導体の層のいずれかに接続されている第2の電極層と、を備えたことを特徴とするものとして構成され、発光素子の互いに反対の面上にそれぞれp側電極とn側電極とを配置するようにして、チップ・サイズを小さくすることができ、組立工程でのワイヤ・ボンディングの回数も1回とすることができる。

【0021】また、前記第1の電極層を透光性を有するように薄く形成することにより、活性層からの発光を前記開口の前記底部から取り出せるようにして、前記第1の電極層を上に向けて実装した時に、第1の電極層へのワイヤ・ボンディングの衝撃を前記基板によって緩和することができる。

【0022】また、前記開口を熱伝導性の高い材料により充填することによって、前記第1の電極を下に向けて実装した時に、活性層で発生する熱を実装部材に効果的に放出することができる。

【0023】さらに、前記第1導電型をp型、前記第2導電型をn型とすることによって、前記開口の前記底部において前記第1の電極層から供給された電流が面内方向に拡がることを抑制するようにして、電流を容易に閉じこめることができる。

【0024】さらに、前記開口をストライプ状に形成することによって、電流をストライプ状に閉じこめてレーザ発振を生じさせる利得ガイド型の構成を容易に実現することができる。

【0025】また、本発明による発光装置は、第1の端子と、第2の端子と、前記第1の端子に接続されている配線パターンを有する実装部材と、前記実装部材の前記配線パターン上に、前記第2の電極層が接合されることによって実装されている請求項2記載の半導体発光素子と、前記半導体発光素子の前記第1の電極層と前記第2の端子とを接続している配線と、を備えたことを特徴とするものとして構成され、前記開口から発光を取り出すことができるとともに、第1の電極層にワイヤ・ボンディ

ングする際のストレスから半導体層を保護することができる。

【0026】さらに、本発明による第2の発光装置は、第1の端子と、第2の端子と、前記第1の端子に接続されている配線パターンを有する実装部材と、前記実装部材の前記配線パターン上に、前記第1の電極層が接合されることによって実装されている請求項3記載の半導体発光素子と、前記半導体発光素子の前記第2の電極層と前記第2の端子とを接続している配線と、を備えたことを特徴とするものとして構成され、活性層で発生する熱を実装部材に効果的に放出することにより、発光特性や信頼性を改善することができる。

【0027】

【発明の実施の形態】本発明は、サファイアなどの絶縁性の基板上に窒化物系半導体の積層構造体を堆積した構造を有する半導体発光素子において、基板の一部に窒化物系半導体層まで達する開口を設け、その開口を介して一端の電極を形成することによって、p側電極とn側電極とをそれぞれ発光素子の反対面側に形成するようにしたものである。さらに、基板側にp側電極が配置されるように形成することによって、電流をの拡散を抑制して容易に閉じこめることができ、高性能かつ集積化の容易な半導体レーザを簡易な工程で製造することができる。

【0028】以下、図面を参照しながら本発明の実施の形態について説明する。図1は、本発明による半導体発光素子の構成を表す概略断面図である。発光素子10は、紫外から緑色の間のいずれかの波長帯において発光する窒化物系半導体発光素子であり、サファイア基板12上に積層された半導体の多層構造を有する。サファイア基板12上には、バッファ層14、n型コンタクト層16、n型クラッド層18、活性層20、p型クラッド層22およびp型コンタクト層24がこの順序で形成されている。

【0029】バッファ層14の材料は、例えばn型またはアンドープの $\text{In}_{x_1}\text{Al}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ ($0 \leq x_1 \leq 1$, $0 \leq y_1 \leq 1$)とすることができる。n型コンタクト層16は、n側電極との接触を確保するための高いキャリア濃度を有するn型の半導体層である。その材料は、例えば、 $\text{In}_{x_2}\text{Al}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ ($0 \leq x_2 \leq 1$, $0 \leq y_2 \leq 1$)とすることができる。n型クラッド層18及びp型クラッド層22は、それぞれ活性層20に光と注入キャリアとを閉じこめる役割を有し、活性層20よりも低い屈折率と大きいバンドギャップとを有するように形成される。その材料としては、例えば、n型クラッド層18については、n型 $\text{In}_{x_3}\text{Al}_{y_3}\text{Ga}_{1-x_3-y_3}\text{N}$ ($0 \leq x_3 \leq 1$, $0 \leq y_3 \leq 1$)とし、p型クラッド層22については、p型 $\text{In}_{x_5}\text{Al}_{y_5}\text{Ga}_{1-x_5-y_5}\text{N}$ ($0 \leq x_5 \leq 1$, $0 \leq y_5 \leq 1$)とすることができる。

【0030】活性層20は、発光素子に電流として注入

された電荷が再結合することにより発光を生ずる半導体層である。その材料としては、例えば、アンドープの $\text{In}_{x_4}\text{Al}_{y_4}\text{Ga}_{1-x_4-y_4}\text{N}$ ($0 \leq x_4 \leq 1$, $0 \leq y_4 \leq 1$) を用いることができる。

【0031】p型コンタクト層24は、p側電極との接触を確保するための高いキャリア濃度を有するp型の半導体層である。その材料は、例えば、p型 $\text{In}_{x_6}\text{Al}_{y_6}\text{Ga}_{1-x_6-y_6}\text{N}$ ($0 \leq x_6 \leq 1$, $0 \leq y_6 \leq 1$) とすることができる。

【0032】ここで、本発明においては、さらに、サファイア基板12及びバッファ層14の一部を貫通する開口26が設けられている。そして、基板12の裏面上には、n側電極28が堆積されている。このn側電極28は、開口26の部分でn型コンタクト層16と接触している。一方、p型コンタクト層24の上には、p側電極30が堆積されている。

【0033】本発明によれば、このように、n側電極28とp側電極30とが、発光素子10のそれぞれ反対側に形成されているために、チップ・サイズを小さくすることができる。その結果として、チップの製造コストを低減し、高密度集積化が可能となる。例えば、本発明によれば、チップ・サイズを従来の青色発光素子の約半分にすることも可能である。その結果として、チップのコストを2分の1に低減することができ、さらに従来の2倍の密度で集積化することも可能となる。

【0034】さらに、本発明による発光素子10は、n側電極28或いはp側電極30のいずれかを下にして、ステムや実装基板上にマウントすることによって、電気的な接続も確保することができる。この結果として、従来、2回必要であったワイヤ・ボンディング工程が1回で済み、組立工程が簡略化されるとともに、電気的特性や機械的強度が改善される。

【0035】さらに、このように、n側電極28或いはp側電極30のいずれかをステムや実装基板に直接マウントすることにより、活性層20で発生する熱が、電極を介してステムまたは実装基板に直接放出される。つまり、本発明によれば、p側電極30を下側に向けてマウントした場合のみならず、n側電極28を下側に向けてマウントした場合でも、熱導電性の低い基板12を介さずに放熱することができる。その結果として、発光素子の発熱が抑制され、発光特性や長期的信頼性が改善される。

【0036】また、発光素子10における開口26は、n型コンタクト層16に到達する深さを有していれば良く、その形状は、発光素子の構造や用途に応じて、あらゆる形状とすることができる。また、開口26を形成する位置は、発光素子の中央部でも周辺部でも良く、適宜選択することができる。開口形成は、ドライエッチング、ウェットエッチング、レーザによる溶解などにより行う。

【0037】また、発光素子10のn型コンタクト層16のキャリア濃度が高く、層厚も厚く形成した場合は、n側電極26から供給された駆動電流は、n型コンタクト層16内で広がり、活性層20の全面に供給されて、面積の大きな発光領域を得ることができる。一方、n型コンタクト層16のキャリア濃度を低くし、またその層厚も薄くすることによって、n側電極28から供給された電流がn型コンタクト層16内で広がりにくくすれば、活性層20の一部分にのみ駆動電流を供給することもできる。このようにすれば、発光領域を開口26の形状に応じて制限することができる。

【0038】次に、本発明による第2の半導体発光素子について説明する。図2は、本発明による第2の半導体発光素子の構成を表す概略断面図である。同図に示した発光素子10aは、サファイア基板12の上に前述した発光素子10と同様の半導体積層構造体を有する。そして、基板12とn型バッファ層14の一部を貫通する開口26が設けられ、n側電極28aが堆積されている。しかし、発光素子10aの場合は、開口26内のn側電極28aの膜厚が薄く、活性層20での発光が透過するように形成されている。つまり、発光素子10aは、p側電極30を下向きに実装して、n側電極28aを介して開口26から光を取り出すことができる。

【0039】このような構成を有することにより、発光素子10に関して前述した種々の効果に加えて、ワイヤ・ボンディングによる劣化を抑制することができるという効果が生ずる。すなわち、n側電極28aにワイヤ・ボンディングするに際して、サファイア基板12の上の部分にボンディングすることができるので、ボンディングに伴う熱や超音波の衝撃から半導体層を保護することができる。その結果、ボンディングに伴う半導体層の劣化が抑制され、発光特性や信頼性が改善される。

【0040】また、n側電極28aの膜厚は、開口26内でのみ透光性を有するように薄くして、基板12上では、抵抗値が低下するように厚く形成しても良い。このようにすれば、電極の寄生抵抗値を低減することができる。また、n側電極28aの膜厚は、開口26内のみならず、基板12上においても透光性を有するように薄く形成しても良い。このようにすれば、開口26以外の部分においても活性層20からの発光を透過させて取り出すことができるようになる。

【0041】次に、本発明による第3の半導体発光素子について説明する。図3は、本発明による第3の半導体発光素子の構成を表す概略断面図である。同図に示した発光素子10bも、サファイア基板12の上に前述した発光素子10と同様の半導体積層構造体を有する。そして、基板12とn型バッファ層14の一部を貫通する開口26が設けられ、n側電極28bが堆積されている。ここで、発光素子10bの場合は、開口26による凹部がn側電極28bによって実質的に充填されている。

【0042】このような構成を有することにより、発光素子10に関して前述した種々の効果に加えて、活性層からの発熱をより効果的に放出することができるという効果が生ずる。すなわち、発光素子10bをn側電極28bを下にしてステムなどに実装した場合に、活性層20からの発熱は、開口26に充填されたn側電極28bを介して、ステムなどの実装部に直接放出される。その結果、発光素子の発熱がより効果的に抑制され、発光特性や信頼性が改善される。

【0043】また、開口26の凹部を充填する材料は、必ずしもn側電極28bと同一の材料である必要はない。例えば、n側電極を均一な厚さに堆積した後に、熱伝導性の良好な材料で、開口26の凹部を充填しても良い。但し、この材料は、熱伝導性が良好であるという点で金属であることが望ましい。

【0044】次に、本発明による第4の半導体発光素子について説明する。図4は、本発明による第4の半導体発光素子の構成を表す概略断面図である。同図に示した発光素子40は、前述した発光素子10と同様の窒化物系半導体発光素子であり、サファイア基板42上に積層された半導体の多層構造を有する。しかし、発光素子40においては、各層の導電型が、前述した発光素子10とは逆である。すなわち、発光素子40においては、サファイア基板42上に、バッファ層44、p型コンタクト層46、p型クラッド層48、活性層50、n型クラッド層52およびn型コンタクト層54がこの順序で形成されている。

【0045】ここで、各層44～54の役割や材料は、前述した発光素子10に関する説明と同様とすることができる。さらに、基板42及びバッファ層44に開口56を設け、p側電極58が堆積されている。すなわち、p側電極58は、開口56を介してp型コンタクト層46と接触している。一方、n型コンタクト層54の上には、n側電極60が堆積されている。

【0046】発光素子40は、発光素子10に関して前述した種々の効果を同様に得ることができる。さらに、図2に示した発光素子10aの場合と同様に、開口56の部分の電極58の膜厚を薄くして活性層50からの発光が透過するようにしても良い。また、図3に示した発光素子10bの場合と同様に開口56の凹部を熱伝導性の良好な材料により充填しても良い。

【0047】発光素子40で特徴的なことは、p型コンタクト層46が基板42側に配置するように積層されている点である。ここで、窒化物系化合物半導体を用いた青色発光素子のp型コンタクト層46及びp型クラッド層48は、抵抗率が比較的高いために、電流が層内で広がりにくい。その結果として、外部からp側電極58を介して開口56の部分に供給された駆動電流は面内方向にあまり広がることなく、活性層50に供給される。つまり、開口56の形状に応じて活性層50の一部分にの

み駆動電流を制限することができ、電流を容易に閉じこめることができる。

【0048】従って、本発明を半導体レーザに応用することにより、利得ガイド構造のレーザを容易に実現できる。すなわち、開口56を、例えばストライプ状に形成すれば、活性層50にストライプ状に駆動電流を供給することができ、このように注入電流を閉じこめることによってレーザ発振させることができる。

【0049】また、本発明を発光ダイオードに応用することにより、従来必要とされていた電流阻止層130が不要となる。すなわち、図7に示したような従来の発光ダイオードでは、ボンディング・パッドの下での発光を抑制するために、電流阻止層130を設ける必要があった。しかし、本発明によれば、開口56の形状に応じて電流を制限することができ、このような電流阻止層を設ける必要がなくなり、製造工程が簡素化される。

【0050】前述した発光装置10及び40においては、n型コンタクト層、n型クラッド層、活性層、p型クラッド層及びp型コンタクト層が積層された構造を例示した。しかし、本発明はこれに限定されるものではない。この他の例として、例えば、少なくともいずれかのクラッド層が省略されているような構造であっても良い。

【0051】また、各半導体層の材料系は、窒化ガリウム系半導体、すなわち $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $x+y \leq 1$) で表される組成の半導体から任意に選択することができる。

【0052】さらに、活性層は、2種類以上の薄い半導体層を周期的に積層させた超格子構造を有していても良い。また、n型クラッド層及びp型クラッド層を屈折率が徐々に変化するグレーデッド層としても良い。

【0053】次に、本発明による発光素子を用いた発光装置について説明する。図5は、本発明による発光装置の構成を表す概略断面図である。すなわち、同図に示した発光装置70においては、本発明による発光素子10、10b或いは40は、基板12或いは42を下側に向けた状態でステム72にマウントされている。このマウントに際しては、発光素子10、10b或いは40の下側の電極28、28b或いは58を、導電性ペーストまたは、はんだ材を用いてステム72のマウント面に接着することにより行うことができる。このはんだ材としては、例えば、金・すず、銀ペースト、金・ゲルマニウム、金・シリコン、或いは鉛・すずなどの金属材料などを用いることができる。すなわち、このような導電性の接着剤を用いてマウントすることによって、電気的な接続も確保することができる。そして、発光素子10、40の上面の電極30、60にワイヤ74がボンディングされ、全体が樹脂76でモールドされている。

【0054】発光装置70では、搭載する発光素子の上面の電極30、60の層厚を薄くして活性層からの発光

が透過できるようにすることにより、上面から光を取り出すことができる。また、発光素子10、40の側面から放射される光をステム72の反射鏡73で反射して、前方に取り出すようにしても良い。

【0055】本発明による発光装置70は、このように、ワイヤ・ボンディング工程が1回で済み、工程が簡略化される。また、ワイヤに起因する寄生抵抗、寄生容量、インダクタンスなどが低減されるので、発光装置の電気的特性が改善され、高速駆動が可能となる。また、振動や衝撃に対する耐久性も改善され、信頼性も向上する。

【0056】さらに、このように、電極28、28b或いは56をステム72に直接マウントすることにより、活性層20、50で発生する熱を基板12、42を介さずにステム72に直接放出することができる。その結果として、発光素子の発熱が抑制され、発光特性が改善されるとともに、素子寿命などの長期的信頼性も改善される。この効果は、発光素子として図3に示した素子10bを採用した場合に、より顕著に得ることができる。

【0057】次に、本発明による第2の発光装置について説明する。図6は、本発明による第2の発光装置の構成を表す概略断面図である。すなわち、同図に示した発光装置80においては、本発明による発光素子10、10a或いは40は、基板12或いは42を上側に向けた状態でステム82にマウントされている。このマウントに際しては、発光装置70に関して前述したのと同様に、各種の導電性材料を用いて、発光素子の下側の電極30、60を、ステム82のマウント面に接着することにより行うことができる。そして、発光素子10、10a或いは40の上面の電極28、28a或いは58にワイヤ84がボンディングされ、全体が樹脂86でモールドされている。

【0058】発光装置80では、搭載する発光素子の上面の開口26、56の部分の電極28、58の層厚を薄くして活性層からの発光が透過できるようにすることにより、開口を介して上面から光を取り出すことができる。この観点からは、発光素子として、図2に示した素子10aを採用することが望ましい。また、発光素子の側面から放射される光をステム82の反射鏡83で反射して、前方に取り出すようにしても良い。

【0059】本発明による発光装置80も、発光装置70に関して前述したような各種の効果を同様に得ることができる。すなわち、ボンディング工程が簡略化され、電気的特性、発光特性および信頼性なども改善することができる。

【0060】さらに、発光装置80においては、基板12、42上の電極28、28a或いは58に対してワイヤ・ボンディングすることができる。従って、ボンディングの際の超音波や熱ストレスが半導体層にダメージを与えることを防ぐことができる。その結果として、発光

装置の信頼性を改善することができる。

【0061】なお、前述の説明では、発光装置70及び80として、ステム上に本発明による発光素子を実装した例について説明した。しかし、本発明はこれに限定されるものではない。この他の例としては、例えば、所定の配線パターンが形成されたセラミックなどの実装基板上、或いはチップ・キャリア上に本発明による発光素子を実装した発光装置を挙げることができる。

【0062】また、本発明による発光素子40において、開口56をストライプ状に形成して、利得ガイド構造の半導体レーザを形成し、この半導体レーザをステム上にマウントして、光を出射させる端面の背面に光出力をモニタするための受光素子を配置することにより、青色半導体レーザ・モジュールを構成することができる。このレーザ・モジュールにおいても、本発明による種々の効果、すなわち、製造工程の簡略化の実現や、電気的特性、発光特性或いは信頼性の改善を達成することができる。

【0063】

【発明の効果】本発明は、以上説明したような形態で実施され、以下に説明する効果を奏する。

【0064】まず、本発明によれば、n側電極とp側電極とが、発光素子のそれぞれ反対側に形成されているために、チップ・サイズを小さくすることができる。その結果として、チップの製造コストを低減し、高密度集積化が可能となる。例えば、チップ・サイズに応じて、チップのコストを従来の2分の1に低減することができ、さらに従来の2倍の密度で集積化することも可能となる。

【0065】さらに、本発明によれば、n側電極或いはp側電極のいずれかを下にして、ステムや実装基板上にマウントすることによって、電気的な接続も確保することができる。この結果として、従来、2回必要であったワイヤ・ボンディング工程が1回で済み、工程が簡略化されるとともに、電気的特性や機械的強度が改善される。

【0066】さらに、このように、いずれかの電極をステムや実装基板に直接マウントすることにより、活性層で発生する熱が、半導体層を介して電極からステムまたは実装基板に放出される。つまり、本発明によれば、熱導電性の低い基板を介さずに放熱することができる。その結果として、発光素子の発熱が抑制され、発光特性が改善されるとともに、素子寿命などの長期的信頼性も改善される。

【0067】また、本発明によれば、開口の形状に応じて、活性層の一部分にのみ駆動電流を供給することもできる。このようにすれば、発光領域を開口の形状に応じて容易に制限することができる。従って、本発明を半導体レーザに応用することにより、利得ガイド構造のレーザを容易に実現できる。また、本発明を発光ダイオード

に適用することにより、従来必要とされていた電流阻止層が不要となる。

【0068】また、本発明によれば、電極をステム72に直接マウントすることにより、活性層20、50で発生する熱を基板12、42を介さずにステム72に直接放出することができる。

【0069】さらに、本発明によれば、基板上的の電極に対してワイヤ・ボンディングすることができる。従って、ボンディングの際の超音波や熱ストレスが半導体層にダメージを与えることを防ぐことができる。その結果として、発光装置の信頼性を改善することができる。

【0070】このように、本発明によれば、高性能で高信頼性を有する半導体発光素子を簡単なプロセスにより高歩留まりで生産できるようになり、産業上のメリットは多大である。

【図面の簡単な説明】

【図1】本発明による半導体発光素子の概略構成を表す概略断面図である。

【図2】本発明による第2の半導体発光素子の概略構成を表す概略断面図である。

【図3】本発明による第3の半導体発光素子の概略構成を表す概略断面図である。

【図4】本発明による第4の半導体発光素子の概略構成を表す概略断面図である。

【図5】本発明による発光装置の概略構成を表す概略断面図である。

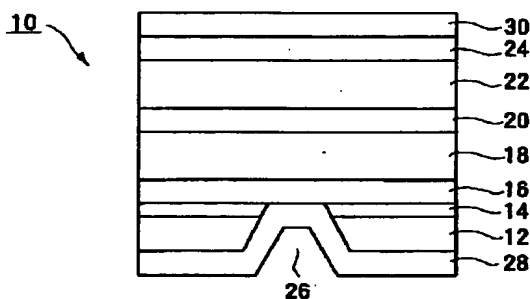
【図6】本発明による第2の発光装置の概略構成を表す概略断面図である。

【図7】従来の青色発光素子の構成を表す概略断面図である。

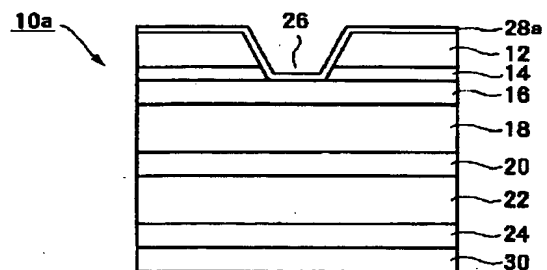
【符号の説明】

10、10a、10b、40 半導体発光素子
12、42 サファイア基板
14、44 バッファ層
16、46 n型コンタクト層
18、48 n型クラッド層
20、50 活性層
22、52 p型クラッド層
24、54 p型コンタクト層
26、56 開口
28、28a、28b、60 n側電極
30、58 p側電極
70、80 発光装置
72、82 ステム
74、84 ワイヤ
76、86 モールド樹脂
100 半導体発光素子
112 サファイア基板
114 バッファ層
116 n型コンタクト層
118 n型クラッド層
120 活性層
122 p型クラッド層
124 p型コンタクト層
126 p側電極
134 n側電極

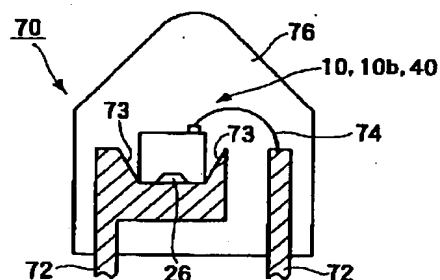
【図1】



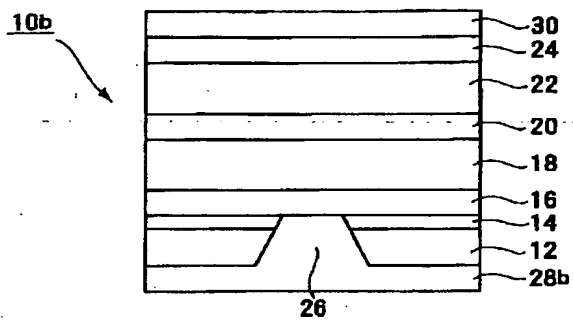
【図2】



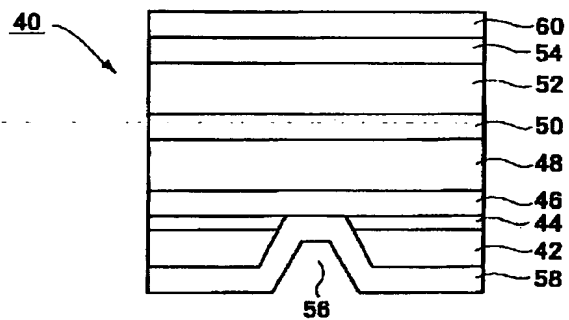
【図5】



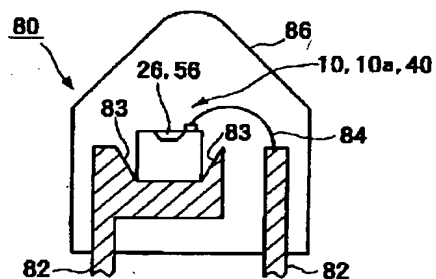
【図3】



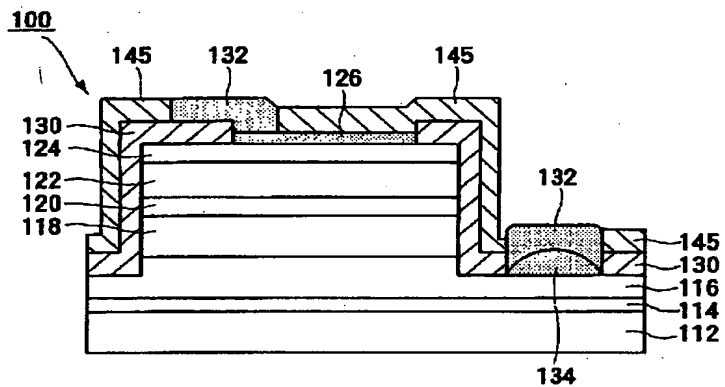
【図4】



【図6】



【図7】



*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

Bibliography.

(19) [Country of Issue] Japan Patent Office (JP)

(12) [Official Gazette Type] Open patent official report (A)

(11) [Publication No.] JP, 10-308560, A.

(43) [Date of Publication] November 17, Heisei 10 (1998).

(54) [Title of the Invention] A semiconductor light emitting device and luminescence equipment.

(51) [International Patent Classification (6th Edition)]

H01S 3/18

H01L 33/00

[FI]

H01S 3/18

H01L 33/00 C

[Request for Examination] Un-asking.

[The number of claims] 7.

[Mode of Application] OL.

[Number of Pages] 9.

(21) [Filing Number] Japanese Patent Application No. 9-118025.

(22) [Filing Date] May 8, Heisei 9 (1997).

(71) [Applicant]

[Identification Number] 000003078.

[Name] Toshiba Corp.

[Address] 72, Horikawa-cho, Saiwai-ku, Kawasaki-shi, Kanagawa-ken.

(72) [Inventor(s)]

[Name] New Rice field ** 1.

[Address] 72, Horikawa-cho, Saiwai-ku, Kawasaki-shi, Kanagawa-ken Inside of Toshiba Kawasaki Place of business.

(74) [Attorney]

[Patent Attorney]

[Name] Sato One male (besides three persons)

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

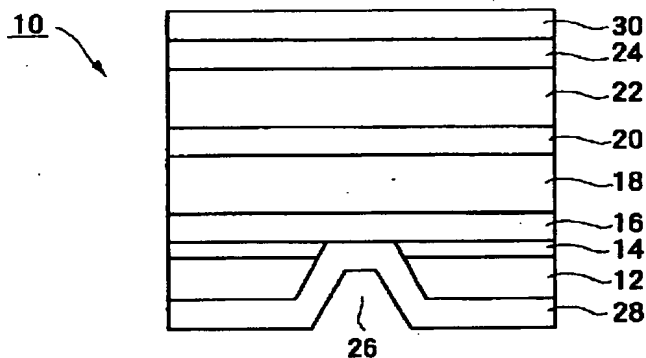
Summary.

(57) [Abstract]

[Technical problem] It is as simple as [each] a manufacturing process and an erector, reduction of a chip size is easy, and it aims at providing a high-density integration row with the semiconductor light-corpuscle child who can be driven high-speed.

[Means for Solution] In the semiconductor light emitting device which has the structure which deposited the laminated-structure object of a nitride system semiconductor on the substrate of insulation, such as sapphire, p lateral electrode and n lateral electrode are formed in the opposite side side of a light emitting device, respectively by preparing opening which reaches a part of substrate to a nitride system semiconductor layer, and forming the electrode of an end through the opening. Furthermore, by forming so that p lateral electrode may be arranged at a substrate side, diffusion of ***** can be suppressed, it can shut up easily and high performance and the easy semiconductor laser of integration can be manufactured at a simple process.

[Translation done.]



[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
 2. **** shows the word which can not be translated.
 3. In the drawings, any words are not translated.
-

CLAIMS

[Claim(s)]

[Claim 1] At least one-layer layer of the nitride system semiconductor of the 1st conductivity type deposited on the 1st [of the insulating substrate characterized by providing the following, and the aforementioned substrate] principal plane, At least one-layer layer of the nitride system semiconductor of the 2nd conductivity type deposited on the layer of the nitride system semiconductor as a barrier layer which produces luminescence, and the layer of the nitride system semiconductor as the aforementioned barrier layer, opening which ****(ed) and was prepared in a part of aforementioned substrate -- it is -- the aforementioned substrate -- penetrating -- the above -- a conductive material deposited on opening which reaches either of the one-layer layers of the nitride system semiconductor of the 1st conductivity type even if few, and the 2nd [of the aforementioned substrate] principal plane constitutes -- having -- the bottom of the aforementioned opening the above -- the 1st electrode layer connected to either of the one-layer layers of the nitride system semiconductor of the 1st conductivity type even if few it forms on the layer of the nitride system semiconductor of the 2nd conductivity type of the above -- having -- the above -- the 2nd electrode layer connected to either of the one-layer layers of the nitride system semiconductor of the 2nd conductivity type even if few

[Claim 2] The electrode layer of the above 1st is a semiconductor light emitting device according to claim 1 characterized by making the aforementioned luminescence produced in the layer of the nitride system semiconductor as the aforementioned barrier layer penetrate, and enabling it to be taken out from the aforementioned bottom of the aforementioned opening by constituting the thickness thinly.

[Claim 3] The aforementioned opening is a semiconductor light emitting device according to claim 1 characterized by making the heat produced near the layer of the nitride system semiconductor as the aforementioned barrier layer emit outside, and suppressing the rise of the temperature of a light emitting device, when a thermally conductive high material is filled up.

[Claim 4] It is the semiconductor light emitting device of any one publication of the claim 1-3 which the 1st conductivity type of the above is used as p type, and is characterized by constituting the 2nd conductivity type of the above so that [that the current supplied from the electrode layer of the above 1st in the aforementioned bottom of the aforementioned opening by considering as n type spreads in the field inboard of the layer of the aforementioned nitride system semiconductor] it may be suppressed.

[Claim 5] The aforementioned opening is a semiconductor light emitting device according to claim 4 which carries out the feature of having the gain guide type composition which produces laser oscillation by being formed in the shape of a stripe, restricting the aforementioned current in the shape of a stripe, and supplying the layer of the nitride system semiconductor as the aforementioned barrier layer.

[Claim 6] Luminescence equipment characterized by providing the following. The 1st terminal. The 2nd terminal. mounting which has the circuit pattern connected to the 1st terminal of the above -- a member the aforementioned mounting -- the wiring which has connected the semiconductor light emitting device according to claim 2 mounted by joining the electrode layer of the above 2nd on the aforementioned circuit pattern of a member, and the electrode layer and the 2nd terminal of the above of the above 1st of the aforementioned semiconductor light emitting device

[Claim 7] Luminescence equipment characterized by providing the following. The 1st terminal. The 2nd terminal. mounting which has the circuit pattern connected to the 1st terminal of the above -- a member the aforementioned mounting -- the wiring which has connected the semiconductor

light emitting device according to claim 3 mounted by joining the electrode layer of the above 1st on the aforementioned circuit pattern of a member, and the electrode layer and the 2nd terminal of the above of the above 2nd of the aforementioned semiconductor light emitting device

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to a semiconductor light emitting device and luminescence equipment. In more detail, in the light emitting device which used the nitride system semiconductor, by arranging p lateral electrode and n lateral electrode on the opposite side of an element, respectively, this invention enables a miniaturization and high integration of a chip size, and relates to the semiconductor light emitting device and luminescence equipment which can be further simplified like manufacture and an erector.

[0002]

[Description of the Prior Art] The $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x, y \leq 1, x+y \leq 1$) system semiconductor which is a III-V group compound semiconductor of a nitride system is a transited [directly] type semiconductor, and in order that a band gap may change to 1.89–6.2eV by controlling composition x and y, promising ** of it is carried out as a material of Light Emitting Diode or semiconductor laser. If high brightness can be made to emit light in a blue wavelength field especially, the storage capacity of various optical disks is doubled and full color-ization of display can be enabled. Then, as for the blue light emitting device using the $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ system semiconductor, development is quickly furthered towards stabilization of a property, and improvement in reliability. In addition, when calling it " $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ " in this specification, all composition to which the composition ratio x and y were changed from zero in 1 shall be included. For example, GaN ($x=0, y=0$) shall also be contained in " $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$."

[0003] JP,5-63236,A can be mentioned as bibliography which indicated the structure of the conventional blue light emitting device using such a nitride system semiconductor.

[0004] Drawing 7 is an outline cross section showing the structure of such a conventional blue light emitting device. A light emitting device 100 has the multilayer structure of the semiconductor containing the pn junction by which the laminating was carried out on silicon on sapphire 112. On silicon on sapphire 112, a buffer layer 114, n type contact layer 116, n type clad layer 118, the barrier layer 120, p type clad layer 122, and p type contact layer 124 are formed in this sequence.

[0005] Material of a buffer layer 114 can be made into n type $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$. n type contact

layer 116 is an n type semiconductor layer which has high carrier concentration, as the ohmic contact to the n lateral electrode 134 is secured, and it can make the material for example, $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$. For n type clad layer 118 and p type clad layer 122 to have the role which confines light in a barrier layer 120, respectively, and to have a low refractive index rather than a barrier layer is needed. The material can be made into $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ with a larger BADO gap than a barrier layer 120. A barrier layer 120 is a semiconductor layer which produces luminescence, when the charge poured into the light emitting device as current recombines. As the material, $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ of undoping can be used, for example. p type contact layer 124 is a p type semiconductor layer which has high carrier concentration, as the ohmic contact to p lateral electrode is secured, and it can make the material for example, $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$.

[0006] p lateral-electrode layer 126 has deposited on p type contact layer 124. Moreover, n lateral-electrode layer 134 has deposited on n type contact layer 118.

[0007] The current blocking layer 130 is formed in the part on p type contact layer 124. The Au electrode 132 deposits on the current blocking layer 130, and the part touches the 2nd electrode 126. The Au electrode 132 has a role of a bonding pad, and bonding of the wire for supplying drive current to an element is carried out.

[0008] The current blocking layer 130 has the role which suppresses that luminescence arises in the lower part of the Au electrode 132.

[0009] That is, the electrode layer 126 is penetrated and it is made to take out up luminescence produced in the barrier layer in the light emitting device shown in drawing 7. However, since the thickness of an electrode is thick, light cannot be made to penetrate in the bonding pad section 132. Therefore, luminescence produced under an electrode 32 cannot be taken out outside, but becomes useless. Then, as drive current is not poured into the bottom of an electrode 132, it is made to raise the ejection efficiency of light by forming the current blocking layer 130.

[0010] Especially in the case of semiconductor laser, such a current blocking layer is important. That is, in semiconductor laser, in order to make laser oscillation start, it is necessary to pour in current with high density. And the structure on which current is centralized by the current blocking layer is adopted in many cases.

[0011] Moreover, the laminating of the bonding pad 132 is carried out also on n lateral-electrode layer 134. A bonding pad 132 can be formed by depositing Au thickly. Furthermore, surface portions other than bonding pad 132 are covered by the silicon-oxide layer 145.

[0012] If current is poured into the light emitting device 100 of such structure, luminescence which has the wavelength of the blue field which made Zn the emission center by the barrier layer 120 will be obtained.

[0013]

[Problem(s) to be Solved by the Invention] However, in the conventional blue light emitting device which was mentioned above, in order for each to arrange the p lateral electrode 126 and the n lateral electrode 134 to the upper surface side of an element, it was difficult to make size of a chip small. And since a chip size was not able to be made small, there was a problem that reduction and high-density integration of the cost of a chip were difficult.

[0014] Moreover, the conventional light emitting device 100 is mounted by pasting up the inferior surface of tongue of a substrate 112 on the component side of a stem or a mounting substrate. However, since a substrate 112 consisted of insulating material, such as sapphire, thermal conductivity is not necessarily good and the heat generated in the barrier layer 120 was hard to be emitted to a stem or a mounting substrate. As the result, the temperature of a light emitting device tended to rise and the scarce problem was in aggravation of a luminescence property, and long-term reliability. Furthermore, in the conventional light emitting device, the process which

carries out wire bonding was required for each of electrodes 126 and 134, and it was as complicated as the erector. Moreover, in order to perform such bondings, to arrange a bonding pad, respectively is needed around a light emitting device 100. Therefore, the problem of being difficult also had high-density integration mounting.

[0015] Moreover, in the conventional light emitting device, in order for both p lateral electrode and n lateral electrode to wire by wire, it originates in parasitism resistance, parasitic capacitance, and inductance of wire, and an electrical property is restricted. Therefore, it left, and it fell and there were also a standup of a luminescence property, and reduction of time and the problem that high-speed modulation operation is difficult.

[0016] Furthermore, by using wire, the mechanical intensity of wiring was restricted, the endurance over mechanical oscillation, a shock, etc. also tended to fall, and reservation of reliability was not easy.

[0017] Moreover, as mentioned above, the process which forms the current blocking layer 130 alternatively is needed. In the case of semiconductor laser, since current is shut up with high density, especially a current blocking layer 130 such plays a very important role. However, in order to form such a current blocking layer 130, the manufacturing process became complicated and there was a problem that the manufacture yield also tends to fall.

[0018] Thus, in the conventional blue light emitting device, it was as complicated as the manufacturing process or the erector, and cost was also still more difficult to decrease, and high-density integration was difficult. The problem which integrated the light emitting device of three colors of red-green and blue, for example as high-density integration of a light emitting device is difficult that display density of full color display cannot be raised arises.

[0019] this invention is made in view of this point. Namely, it is as simple as [each] a manufacturing process and an erector, reduction of a chip size is easy, and this invention aims at providing a high-density integration row with the semiconductor light-corpuse child who can be driven high-speed.

[0020]

[Means for Solving the Problem] Namely, the 1st semiconductor light emitting device by this invention At least one-layer layer of the nitride system semiconductor of the 1st conductivity type deposited on the 1st [of an insulating substrate and the aforementioned substrate] principal plane, At least one-layer layer of the nitride system semiconductor of the 2nd conductivity type deposited on the layer of the nitride system semiconductor as a barrier layer which produces luminescence, and the layer of the nitride system semiconductor as the aforementioned barrier layer, opening which ****(ed) and was prepared in a part of aforementioned substrate -- it is -- the aforementioned substrate -- penetrating -- the above -- with opening which reaches either of the one-layer layers of the nitride system semiconductor of the 1st conductivity type even if few It is constituted by the conductive material deposited on the 2nd [of the aforementioned substrate] principal plane, and sets at the pars basilaris ossis occipitalis of the aforementioned opening. the above -- with the 1st electrode layer connected to either of the one-layer layers of the nitride system semiconductor of the 1st conductivity type even if few it forms on the layer of the nitride system semiconductor of the 2nd conductivity type of the above -- having -- the above -- with the 2nd electrode layer connected to either of the one-layer layers of the nitride system semiconductor of the 2nd conductivity type even if few As it is characterized by ***** , and a thing is carried out, it is constituted and p lateral electrode and n lateral electrode can be arranged on an opposite field mutually [a light emitting device], respectively, a chip size can be made small, and the number of times of the wire bonding like an erector can also be made into 1 time.

[0021] Moreover, as luminescence from a barrier layer can be taken out from the aforementioned pars basilaris ossis occipitalis of the aforementioned opening by forming the electrode layer of the above 1st thinly so that it may have a translucency, when the electrode layer of the above 1st is turned and mounted upwards, the shock of the wire bonding to the 1st electrode layer can be eased by the aforementioned substrate.

[0022] Moreover, when the 1st electrode of the above is turned and mounted downward by being filled up with the aforementioned opening by thermally conductive high material, the heat generated in a barrier layer can be effectively emitted to a mounting member.

[0023] Furthermore, by using the 1st conductivity type of the above as p type, and using the 2nd conductivity type of the above as n type, as it suppresses that the current supplied from the electrode layer of the above 1st in the aforementioned pars basilaris ossis occipitalis of the aforementioned opening spreads in field inboard, current can be shut up easily.

[0024] Furthermore, the gain guide type composition which current is shut [composition] up in the shape of a stripe, and produces laser oscillation is easily realizable by forming the aforementioned opening in the shape of a stripe.

[0025] Moreover, the mounting member which has the circuit pattern by which the luminescence equipment by this invention is connected to the 1st terminal, 2nd terminal, and 1st terminal of the above, the aforementioned mounting — with the semiconductor light emitting device according to claim 2 mounted by joining the electrode layer of the above 2nd on the aforementioned circuit pattern of a member While being characterized by having the wiring which has connected the electrode layer and the 2nd terminal of the above of the above 1st of the aforementioned semiconductor light emitting device, carrying out a thing, being constituted and being able to take out luminescence from the aforementioned opening A semiconductor layer can be protected from the stress at the time of carrying out wire bonding to the 1st electrode layer.

[0026] The 2nd luminescence equipment by this invention Furthermore, the 1st terminal and the 2nd terminal, The mounting member which has the circuit pattern connected to the 1st terminal of the above, the aforementioned mounting — with the semiconductor light emitting device according to claim 3 mounted by joining the electrode layer of the above 1st on the aforementioned circuit pattern of a member A thing is carried out, it is constituted and a luminescence property and reliability can be improved by emitting effectively the heat which is characterized by having the wiring which has connected the electrode layer and the 2nd terminal of the above of the above 2nd of the aforementioned semiconductor light emitting device and which is generated in a barrier layer to a mounting member.

[0027]

[Embodiments of the Invention] this invention forms p lateral electrode and n lateral electrode in the opposite side side of a light emitting device in the semiconductor light emitting device which has the structure which deposited the laminated-structure object of a nitride system semiconductor on the substrate of insulation, such as sapphire, respectively by preparing opening which reaches a part of substrate to a nitride system semiconductor layer, and forming the electrode of an end through the opening. Furthermore, by forming so that p lateral electrode may be arranged at a substrate side, diffusion of ***** can be suppressed, it can shut up easily and high performance and the easy semiconductor laser of integration can be manufactured at a simple process.

[0028] Hereafter, the gestalt of operation of this invention is explained, referring to a drawing. Drawing 1 is an outline cross section showing the composition of the semiconductor light emitting device by this invention. A light emitting device 10 is a nitride system semiconductor light emitting device which emits light in one between ultraviolet shell green of wavelength ranges, and has the

multilayer structure of the semiconductor by which the laminating was carried out on silicon on sapphire 12. On silicon on sapphire 12, a buffer layer 14, n type contact layer 16, n type clad layer 18, the barrier layer 20, p type clad layer 22, and p type contact layer 24 are formed in this sequence.

[0029] Material of a buffer layer 14 can be set to $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$) of n type or undoping. n type contact layer 16 is an n type semiconductor layer which has the high carrier concentration for securing contact to n lateral electrode. The material can be set to $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$). n type clad layer 18 and p type clad layer 22 are formed so that it may have the role which confines light and a pouring carrier in a barrier layer 20, respectively and may have a low refractive index and a large band gap rather than a barrier layer 20. As the material, it can be referred to as n mold $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$) about n type clad layer 18, and is p mold $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$) about p type clad layer 22, for example.

[0030] A barrier layer 20 is a semiconductor layer which produces luminescence, when the charge poured into the light emitting device as current recombines. As the material, $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$) of undoping can be used, for example.

[0031] p type contact layer 24 is a p type semiconductor layer which has the high carrier concentration for securing contact to p lateral electrode. The material can be set to p mold $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$).

[0032] Here, in this invention, the opening 26 which penetrates a part of silicon on sapphire 12 and buffer layer 14 is formed further. And the n lateral electrode 28 has accumulated on the rear face of a substrate 12. This n lateral electrode 28 touches n type contact layer 16 in the portion of opening 26. On the other hand, the p lateral electrode 30 has accumulated on p type contact layer 24.

[0033] According to this invention, in this way, since [of a light emitting device 10] it is formed in the opposite side, respectively, the n lateral electrode 28 and the p lateral electrode 30 can make a chip size small. As the result, the manufacturing cost of a chip is reduced and high-density integration is attained. For example, according to this invention, it is also possible to make a chip size into the abbreviation half of the conventional blue light emitting device. As the result, the cost of a chip can be reduced to 1/2, and it also becomes possible to integrate by the density of the further conventional double precision.

[0034] Furthermore, the light emitting device 10 by this invention can also secure electric connection by turning either the n lateral electrode 28 or the p lateral electrode 30 down, and mounting on a stem or a mounting substrate. While the wire bonding process which was required twice can be managed at once and being conventionally simplified like an erector as this result, an electrical property and a mechanical strength are improved.

[0035] Furthermore, the heat generated in a barrier layer 20 is directly emitted to a stem or a mounting substrate through an electrode in this way by mounting either the n lateral electrode 28 or the p lateral electrode 30 on a stem or a mounting substrate directly. That is, even when not only when the p lateral electrode 30 is turned and mounted on the bottom, but the n lateral electrode 28 is turned and mounted on the bottom according to this invention, heat can be radiated, without minding the low substrate 12 of heat conductivity. As the result, generation of heat of a light emitting device is suppressed, and a luminescence property and long-term reliability are improved.

[0036] Moreover, the opening 26 in a light emitting device 10 can make the configuration all configurations according to the structure and the use of a light emitting device that what is necessary is just to have the depth which reaches n type contact layer 16. Moreover, the center

section or periphery of a light emitting device is sufficient as the position which forms opening 26, and it can be chosen suitably. The dissolution by dry etching, wet etching, and laser etc. performs opening formation.

[0037] Moreover, the carrier concentration of n type contact layer 16 of a light emitting device 10 is high, and when thickness is also formed thickly, the drive current supplied from the n lateral electrode 26 spreads within n type contact layer 16, is supplied all over a barrier layer 20, and can obtain the big luminescence field of area. If the current supplied from the n lateral electrode 28 by making low carrier concentration of n type contact layer 16, and on the other hand making the thickness thin makes it hard to spread within n type contact layer 16, drive current can also be supplied to a part of barrier layer 20. If it does in this way, a luminescence field can be restricted according to the configuration of opening 26.

[0038] Next, the 2nd semiconductor light emitting device by this invention is explained. Drawing 2 is an outline cross section showing the composition of the 2nd semiconductor light emitting device by this invention. Light-emitting-device 10a shown in this drawing has the same semiconductor laminated-structure object as the light emitting device 10 mentioned above on silicon on sapphire 12. And a substrate 12 and the opening 26 which penetrates a part of n type buffer layer 14 were formed, and n lateral-electrode 28a has accumulated. However, in light-emitting-device 10a, the thickness of n lateral-electrode 28a in opening 26 is thin, and it is formed so that luminescence by the barrier layer 20 may penetrate. That is, light-emitting-device 10a can mount the p lateral electrode 30 downward, and can take out light from opening 26 through n lateral-electrode 28a.

[0039] In addition to the various effects mentioned above about the light emitting device 10, by having such composition, the effect that degradation by wire bonding can be suppressed arises. That is, since it faces carrying out wire bonding to n lateral-electrode 28a and bonding can be carried out to the portion on silicon on sapphire 12, a semiconductor layer can be protected from the shock of the heat accompanying bonding, or an ultrasonic wave. Consequently, degradation of the semiconductor layer accompanying bonding is suppressed and a luminescence property and reliability are improved.

[0040] Moreover, thickness of n lateral-electrode 28a may be made thin so that it may have a translucency only within opening 26, and on a substrate 12, you may form it thickly so that resistance may fall. If it does in this way, the parasitism resistance of an electrode can be reduced. Moreover, you may form the thickness of n lateral-electrode 28a thinly so that it may have a translucency not only the inside of opening 26 but on a substrate 12. If it does in this way, luminescence from a barrier layer 20 can be made to penetrate also in portions other than opening 26, and it can take out.

[0041] Next, the 3rd semiconductor light emitting device by this invention is explained. Drawing 3 is an outline cross section showing the composition of the 3rd semiconductor light emitting device by this invention. Light-emitting-device 10b shown in this drawing also has the same semiconductor laminated-structure object as the light emitting device 10 mentioned above on silicon on sapphire 12. And a substrate 12 and the opening 26 which penetrates a part of n type buffer layer 14 were formed, and n lateral-electrode 28b has accumulated. Here, in light-emitting-device 10b, n lateral-electrode 28b is substantially filled up with the crevice by opening 26.

[0042] In addition to the various effects mentioned above about the light emitting device 10, by having such composition, the effect that generation of heat from a barrier layer can be emitted more effectively arises. That is, when n lateral-electrode 28b is turned down and light-emitting-device 10b is mounted in a stem etc., generation of heat from a barrier layer 20 is directly emitted to the mounting sections, such as a stem, through n lateral-electrode 28b with which opening 26 was filled up. Consequently, generation of heat of a light emitting device is suppressed more

effectively, and a luminescence property and reliability are improved.

[0043] Moreover, the material filled up with the crevice of opening 26 does not necessarily need to be the same material as n lateral-electrode 28b. For example, after depositing n lateral electrode on uniform thickness, you may fill up the crevice of opening 26 with a thermally conductive good material. However, as for this material, it is desirable for thermal conductivity to be a metal at the point of being good.

[0044] Next, the 4th semiconductor light emitting device by this invention is explained. Drawing 4 is an outline cross section showing the composition of the 4th semiconductor light emitting device by this invention. The light emitting devices 40 shown in this drawing are the light emitting device 10 mentioned above and same nitride system semiconductor light emitting device, and have the multilayer structure of the semiconductor by which the laminating was carried out on silicon on sapphire 42. However, in a light emitting device 40, the light emitting device 10 mentioned above has the reverse conductivity type of each class. That is, in the light emitting device 40, a buffer layer 44, p type contact layer 46, p type clad layer 48, the barrier layer 50, n type clad layer 52, and n type contact layer 54 are formed in this sequence on silicon on sapphire 42.

[0045] Here, the role and material of each class 44-54 can be made to be the same as that of the explanation about the light emitting device 10 mentioned above. Furthermore, opening 56 was formed in the substrate 42 and the buffer layer 44, and the p lateral electrode 58 has accumulated. That is, the p lateral electrode 58 touches p type contact layer 46 through opening 56. On the other hand, the n lateral electrode 60 has accumulated on n type contact layer 54.

[0046] A light emitting device 40 can acquire similarly the various effects mentioned above about the light emitting device 10. Furthermore, thickness of the electrode 58 of the portion of opening 56 is made thin, and you may make it luminescence from a barrier layer 50 penetrate like the case of light-emitting-device 10a shown in drawing 2. Moreover, it may be filled up with the crevice of opening 56 by thermally conductive good material like the case of light-emitting-device 10b shown in drawing 3.

[0047] That it is characteristic at a light emitting device 40 is a point by which the laminating is carried out so that p type contact layer 46 may arrange to a substrate 42 side. Since p type contact layer 46 of a blue light emitting device and p type clad layer 48 using the nitride system compound semiconductor have comparatively high resistivity here, current cannot spread easily within a layer. The drive current supplied to the portion of opening 56 through the p lateral electrode 58 as the result from the exterior is supplied to a barrier layer 50, without spreading not much in field inboard. That is, according to the configuration of opening 56, drive current can be restricted to a part of barrier layer 50, and current can be shut up easily.

[0048] Therefore, the laser of gain guide structure is easily realizable by applying this invention to semiconductor laser. That is, if opening 56 is formed for example, in the shape of a stripe, drive current can be supplied to a barrier layer 50 in the shape of a stripe, and laser oscillation can be carried out by shutting up an inrush current in this way.

[0049] Moreover, the current blocking layer 130 needed conventionally becomes unnecessary by applying this invention to light emitting diode. That is, in the conventional light emitting diode as shown in drawing 7, in order to suppress luminescence under a bonding pad, the current blocking layer 130 needed to be formed. However -- according to this invention -- the configuration of opening 56 -- responding -- current -- it can restrict -- it becomes unnecessary to prepare such a current blocking layer, and a manufacturing process is simplified.

[0050] In the luminescence equipments 10 and 40 mentioned above, the structure where the laminating of n type contact layer, n type clad layer, a barrier layer, p type clad layer, and the p type contact layer was carried out was illustrated. However, this invention is not limited to this.

You may be the structure where it considers as other examples, for example, one of clad layers is omitted at least.

[0051] Moreover, the material system of each semiconductor layer can be chosen as arbitration from a gallium-nitride system semiconductor, i.e., the semiconductor of the composition expressed with $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $x+y \leq 1$).

[0052] Furthermore, the barrier layer may have the superstructure to which the laminating of two or more kinds of thin semiconductor layers was carried out periodically. Moreover, it is good also as a graded layer from which a refractive index changes gradually n type clad layer and p type clad layer.

[0053] Next, the luminescence equipment using the light emitting device by this invention is explained. Drawing 5 is an outline cross section showing the composition of the luminescence equipment by this invention. That is, in the luminescence equipment 70 shown in this drawing, the light emitting devices 10 and 10b by this invention or 40 is mounted on the stem 72, where a substrate 12 or 42 is turned to the bottom. On the occasion of this mounting, light emitting devices 10 and 10b, the electrodes 28 and 28b of 40 bottoms, or 58 can be performed by pasting the mounting side of a stem 72 using a conductive paste or solder material. As this solder material, metallic materials, such as gold and tin, a silver paste, gold and germanium, gold and silicon or lead, and tin, etc. can be used, for example. That is, electric connection is also securable by mounting using such conductive adhesives. And bonding of the wire 74 is carried out to the electrodes 30 and 60 of the upper surface of light emitting devices 10 and 40, and the mould of the whole is carried out by the resin 76.

[0054] With luminescence equipment 70, light can be taken out from the upper surface by making thin thickness of the electrodes 30 and 60 of the upper surface of the light emitting device to carry, and enabling it to penetrate luminescence from a barrier layer. Moreover, the light emitted from the side of light emitting devices 10 and 40 is reflected with the reflecting mirror 73 of a stem 72, and you may make it take out ahead.

[0055] In this way, a wire bonding process can be managed at once and, as for the luminescence equipment 70 by this invention, a process is simplified. Moreover, since the parasitism resistance resulting from wire, a parasitic capacitance, an inductance, etc. are reduced, the electrical property of luminescence equipment is improved and a high-speed drive is attained. Moreover, the endurance over vibration or a shock is also improved and reliability also improves.

[0056] Furthermore, the heat generated in barrier layers 20 and 50 can be directly emitted to a stem 72 in this way by mounting Electrodes 28 and 28b or 56 on a stem 72 directly, without minding substrates 12 and 42. While generation of heat of a light emitting device is suppressed and a luminescence property is improved as the result, long-term reliability, such as an element life, is also improved. This effect can be more notably acquired, when element 10b shown in drawing 3 as a light emitting device is adopted.

[0057] Next, the 2nd luminescence equipment by this invention is explained. Drawing 6 is an outline cross section showing the composition of the 2nd luminescence equipment by this invention. That is, in the luminescence equipment 80 shown in this drawing, the light emitting devices 10 and 10a by this invention or 40 is mounted on the stem 82, where a substrate 12 or 42 is turned to the bottom. On the occasion of this mounting, the electrodes 30 and 60 of the light-emitting-device bottom can be performed by pasting the mounting side of a stem 82 the same with having mentioned above about luminescence equipment 70 using various kinds of conductive material. And bonding of the wire 84 is carried out to light emitting devices 10 and 10a, the electrodes 28 and 28a of the upper surface of 40, or 58, and the mould of the whole is carried out by the resin 86.

[0058] With luminescence equipment 80, light can be taken out from the upper surface through opening by making thin thickness of the electrodes 28 and 58 of the portion of the openings 26 and 56 of the upper surface of the light emitting device to carry, and enabling it to penetrate luminescence from a barrier layer. It is desirable to adopt element 10a shown in drawing 2 as a light emitting device from this viewpoint. Moreover, it reflects with the reflecting mirror 83 of the optical stem 82 emitted from the side of a light emitting device, and you may make it take out ahead.

[0059] Various kinds of effects that the luminescence equipment 80 by this invention was also mentioned above about luminescence equipment 70 can be acquired similarly. That is, a bonding process is simplified and an electrical property, a luminescence property, reliability, etc. can be improved.

[0060] Furthermore, in luminescence equipment 80, wire bonding can be carried out to a substrate 12, the electrodes 28 and 28a on 42, or 58. Therefore, it can prevent the ultrasonic wave and heat stress in the case of bonding giving a damage to a semiconductor layer. As the result, the reliability of luminescence equipment is improvable.

[0061] In addition, the above-mentioned explanation explained the example which mounted the light emitting device by this invention on the stem as luminescence equipments 70 and 80. However, this invention is not limited to this. As other examples, the luminescence equipment which mounted the light emitting device by this invention on mounting substrates, such as a ceramic in which the predetermined circuit pattern was formed, or the chip carrier can be mentioned, for example.

[0062] Moreover, in the light emitting device 40 by this invention, a blue semiconductor laser module can be constituted by forming opening 56 in the shape of a stripe, forming the semiconductor laser of gain guide structure, mounting this semiconductor laser on a stem, and arranging the photo detector for carrying out the monitor of the optical output to the tooth back of the end face to which outgoing radiation of the light is carried out. Also in this laser module, the various effects by this invention, i.e., realization of simplification of a manufacturing process, and an improvement of an electrical property, a luminescence property, or reliability can be attained.

[0063]

[Effect of the Invention] this invention is carried out with a gestalt which was explained above, and does so the effect of explaining below.

[0064] First, according to this invention, since [of a light emitting device] it is formed in the opposite side, respectively, n lateral electrode and p lateral electrode can make a chip size small. As the result, the manufacturing cost of a chip is reduced and high-density integration is attained. For example, according to a chip size, the cost of a chip can be reduced to 1/2 over the past, and it also becomes possible to integrate by the density of the further conventional double precision.

[0065] Furthermore, according to this invention, electric connection is also securable by turning either n lateral electrode or p lateral electrode down, and mounting on a stem or a mounting substrate. While the wire bonding process which was required twice can be managed at once conventionally and a process is simplified as this result, an electrical property and a mechanical strength are improved.

[0066] Furthermore, the heat generated in a barrier layer is emitted to a stem or a mounting substrate from an electrode through a semiconductor layer by mounting one of electrodes on a stem or a mounting substrate directly in this way. That is, according to this invention, heat can be radiated, without minding the low substrate of heat conductivity. While generation of heat of a light emitting device is suppressed and a luminescence property is improved as the result, long-term reliability, such as an element life, is also improved.

[0067] Moreover, according to this invention, according to the configuration of opening, drive current can also be supplied to a part of barrier layer. If it does in this way, a luminescence field can be easily restricted according to the configuration of opening. Therefore, the laser of gain guide structure is easily realizable by applying this invention to semiconductor laser. Moreover, the current blocking layer needed conventionally becomes unnecessary by applying this invention to light emitting diode.

[0068] Moreover, according to this invention, the heat generated in barrier layers 20 and 50 can be directly emitted to a stem 72 by mounting an electrode on a stem 72 directly, without minding substrates 12 and 42.

[0069] Furthermore, according to this invention, wire bonding can be carried out to the electrode on a substrate. Therefore, it can prevent the ultrasonic wave and heat stress in the case of bonding giving a damage to a semiconductor layer. As the result, the reliability of luminescence equipment is improvable.

[0070] Thus, according to this invention, it is highly efficient, and the semiconductor light emitting device which has high-reliability can be produced now by the high yield according to an easy process, and the merit on industry is great.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is an outline cross section showing the outline composition of the semiconductor light emitting device by this invention.

[Drawing 2] It is an outline cross section showing the outline composition of the 2nd semiconductor light emitting device by this invention.

[Drawing 3] It is an outline cross section showing the outline composition of the 3rd semiconductor light emitting device by this invention.

[Drawing 4] It is an outline cross section showing the outline composition of the 4th semiconductor light emitting device by this invention.

[Drawing 5] It is an outline cross section showing the outline composition of the luminescence equipment by this invention.

[Drawing 6] It is an outline cross section showing the outline composition of the 2nd luminescence equipment by this invention.

[Drawing 7] It is an outline cross section showing the composition of the conventional blue light emitting device.

[Description of Notations]

10, 10a, 10b, 40 Semiconductor light emitting device
12 42 Silicon on sapphire
14 44 Buffer layer
16 46 n type contact layer
18 48 n type clad layer
20 50 Barrier layer
22 52 p type clad layer
24 54 p type contact layer
26 56 Opening
28, 28a, 28b, 60 n lateral electrode
30 58 p lateral electrode
70 80 Luminescence equipment
72 82 Stem
74 84 Wire
76 86 Mould resin
100 Semiconductor Light Emitting Device
112 Silicon on Sapphire
114 Buffer Layer
116 N Type Contact Layer
118 N Type Clad Layer
120 Barrier Layer
122 P Type Clad Layer
124 P Type Contact Layer
126 P Lateral Electrode
134 N Lateral Electrode

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

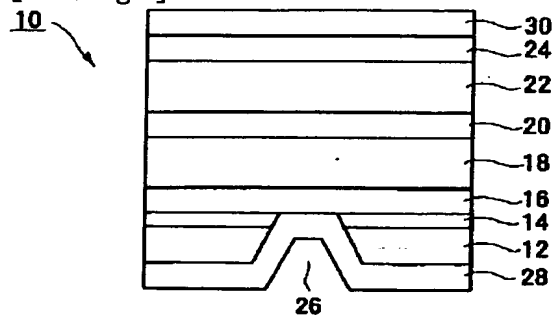
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

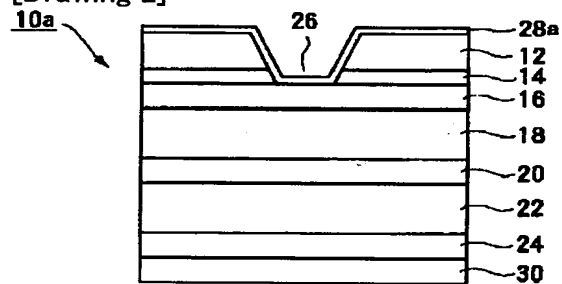
3.In the drawings, any words are not translated.

DRAWINGS

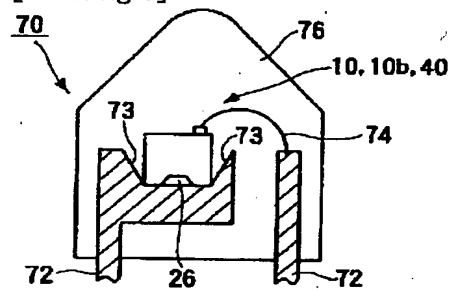
[Drawing 1]



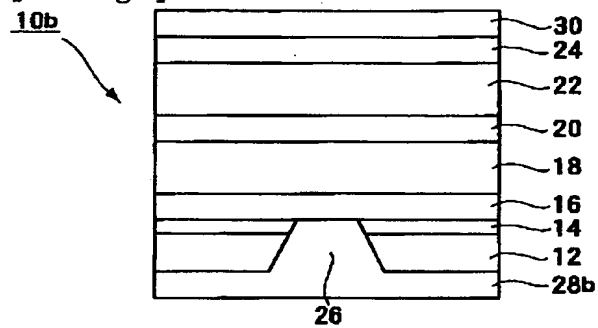
[Drawing 2]



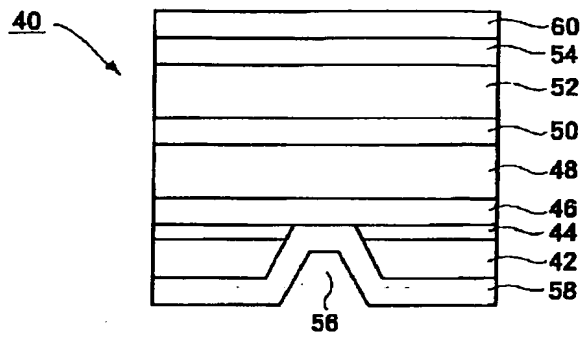
[Drawing 5]



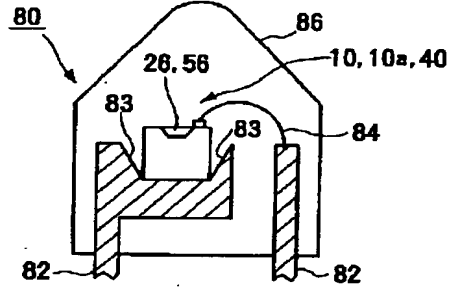
[Drawing 3]



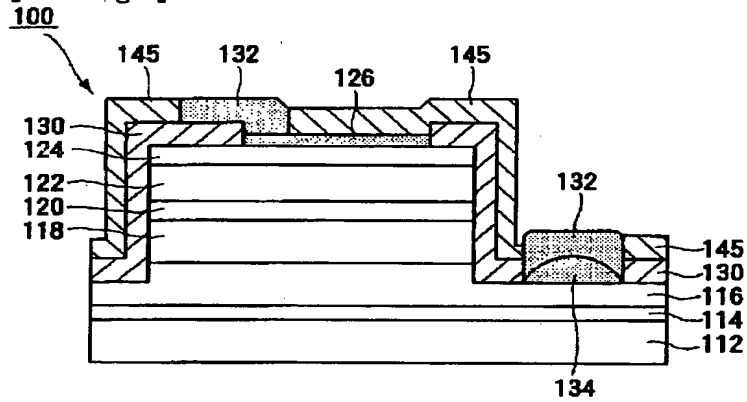
[Drawing 4]



[Drawing 6]



[Drawing 7]



[Translation done.]